

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-140392

(43) 公開日 平成6年(1994)5月20日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/318	C	7352-4M		
C 3 0 B 25/02	P	9040-4G		
H 0 1 L 21/26	L	8617-4M		
		7210-4M	H 0 1 L 27/10	4 3 4
			29/78	3 7 1

審査請求 未請求 請求項の数3(全 5 頁) 最終頁に続く

(21) 出願番号 特願平4-288811

(22) 出願日 平成4年(1992)10月27日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 山崎 辰也

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 北野 好人

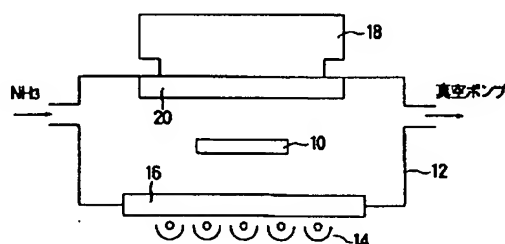
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【目的】 本発明は、ゲート絶縁膜又はトンネル絶縁膜として、半導体基板上に形成したシリコン酸化膜を低温で窒化してシリコン酸化窒化膜を形成する半導体装置の製造方法を提供することを目的とする。

【構成】 シリコン基板上にゲート絶縁膜として厚さ4nm程度のシリコン酸化膜SiO₂を形成したウェーハ10を、真空引きしたチャンバ12内に装填し、RTA補助熱源14により700～900℃程度に補助加熱する。次いで、窒化材ガスとしてNH₃ガスを導入し、VUVプラズマ発光ディスクランプ18において発生させたArプラズマによるVUVをウェーハ10表面に照射する。光励起によってNH₃を分解して反応性に富む高エネルギーの窒化種のラジカルを発生させ、その窒化種ラジカルによりシリコン酸化膜SiO₂を直接に窒化し、シリコン酸化窒化膜SiONを形成する。

本発明の一実施例による半導体装置の製造方法を説明するための図



- 10— ウェーハ
- 12— チャンバ
- 14— RTA補助熱源
- 16— 石英ガラス
- 18— VUVプラズマ発光ディスクランプ
- 20— MoF源

【特許請求の範囲】

【請求項1】 半導体基板と、前記半導体基板表面に相対して形成されたソース・ドレイン領域と、前記ソース・ドレイン領域間のチャンネル上にゲート絶縁膜又はトンネル絶縁膜を介して形成されたゲート電極又はフローティング電極とを具備する半導体装置の製造方法において、

ゲート絶縁膜又はトンネル絶縁膜として、半導体基板上にシリコン酸化膜を形成する第1の工程と、

前記シリコン酸化膜上に窒素を含む所定のガスを供給し、所定の波長の光を照射し、光励起により窒化種ラジカルを生成し、前記シリコン酸化膜を窒化して、シリコン酸化窒化膜を形成する第2の工程とを有することを特徴とする半導体装置の製造方法。

【請求項2】 請求項1記載の半導体装置の製造方法において、

前記第2の工程が、前記シリコン酸化膜上に窒素を含む所定のガスを供給し、前記所定の波長の光を照射すると共にプラズマを発生させ、光励起及びプラズマ励起により窒化種ラジカルを生成し、前記シリコン酸化膜を窒化して、シリコン酸化窒化膜を形成する工程であることを特徴とする半導体装置の製造方法。

【請求項3】 請求項1又は2記載の半導体装置の製造方法において、

前記第2の工程の後、前記基板上に形成された前記シリコン酸化窒化膜を、酸素雰囲気中で熱処理する第3の工程を有することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の製造方法に係り、特にMOS (Metal Oxide Semiconductor) 構造のRAM (Random Access Memory) やEPROM (Erasable Programmable Read Only Memory) 等におけるゲート絶縁膜やトンネル絶縁膜の形成方法に関する。

【0002】

【従来の技術】 従来、RAMやEPROM等のMOSデバイスにおいては、半導体基板表面に相対して形成されたソース・ドレイン領域間のチャンネル上に、シリコン酸化膜からなるゲート絶縁膜やトンネル絶縁膜を介して、 n^+ 型ポリシリコンからなるゲート電極やフローティング電極を形成していた。

【0003】 しかし、MOSデバイスの微細化が進み、例えば0.35 μ mのゲート長では、電源電圧 V_{DD} が2.5V、閾値電圧 V_{th} が0.5V程度になり、0.15 μ mのゲート長では、電源電圧 V_{DD} が1.5~2.0V、閾値電圧 V_{th} が0.2V程度になる。ところで、閾値電圧 V_{th} はチャンネル領域の不純物濃度、ゲート酸化膜の膜厚、ゲート電極と半導体基板との仕事関数差、ゲート酸化膜と半導体基板との界面順位等に規定される。従って、デバイスの微細化に伴って閾値電圧 V_{th} の低下が

要請されると、ゲート酸化膜厚の薄膜化と共に、ゲート電極材料として、 n チャンネル領域MOSには n^+ 型ポリシリコンを、 p チャンネルMOSには p^+ 型ポリシリコンを用いることが必要となってきた。

【0004】 しかし、ゲート酸化膜を薄膜化して、ゲート電極材料に例えばB (ボロン) を添加した p^+ 型ポリシリコンを用いると、その後の工程における熱処理により、ゲート電極中のBが薄いゲート酸化膜を突き抜けて半導体基板表面のチャンネル領域に拡散し、チャンネルの抵抗率を変化させるため、閾値電圧 V_{th} やドレイン電流 I_D 等のトランジスタ特性が変動するおそれが生じる。

【0005】 そこで、薄膜化の要請に応えと共に、ゲート電極中の不純物のチャンネル領域への拡散を防止するゲート絶縁膜として、極薄のシリコン窒化膜を用いることが提案された。

【0006】

【発明が解決しようとする課題】 上記のようにゲート絶縁膜として極薄のシリコン窒化膜を用いる場合、半導体基板上に直接にシリコン窒化膜を形成するもの、半導体基板上に形成したシリコン窒化膜を酸化してシリコン酸化窒化膜を形成するもの、半導体基板上に形成したシリコン酸化膜を窒化してシリコン酸化窒化膜を形成するもの等がある。

【0007】 半導体基板上に直接にシリコン窒化膜を形成する場合や半導体基板上に形成したシリコン窒化膜を酸化してシリコン酸化窒化膜を形成する場合には、半導体基板とシリコン窒化膜との界面単位が増大するという問題があり、この点で半導体基板上に形成したシリコン酸化膜を窒化してシリコン酸化窒化膜を形成することが望ましい。

【0008】 しかしながら、従来、半導体基板上に形成したシリコン酸化膜を窒化してシリコン酸化窒化膜を形成する場合、その窒化温度は1050~1100℃が一般的であり、この窒化温度の低温化を図っても少なくとも1000℃以上であることが要求される。このため、MOSデバイスの微細化に伴ってソース、ドレイン領域の不純物プロファイルを浅くすることが必要となっている現状において、上記のように1000℃以上の高温熱処理を行うのでは、浅い不純物プロファイルの実現が困難になるという問題がある。

【0009】 また、最近のMOSデバイスにはシリサイドが多用されているが、このシリサイドも上記のような1000℃以上の高温熱処理に耐えられないという問題もある。そこで本発明は、ゲート絶縁膜又はトンネル絶縁膜として、半導体基板上に形成したシリコン酸化膜を低温で窒化してシリコン酸化窒化膜を形成する半導体装置の製造方法を提供することを目的とする。

【0010】

【課題を解決するための手段】 上記目的は、半導体基板と、前記半導体基板表面に相対して形成されたソース・

ドレイン領域と、前記ソース・ドレイン領域間のチャネル上にゲート絶縁膜又はトンネル絶縁膜を介して形成されたゲート電極又はフローティング電極とを具備する半導体装置の製造方法において、ゲート絶縁膜又はトンネル絶縁膜として、半導体基板上にシリコン酸化膜を形成する第1の工程と、前記シリコン酸化膜上に窒素を含む所定のガスを供給し、所定の波長の光を照射し、光励起により窒化種ラジカルを生成し、前記シリコン酸化膜を窒化して、シリコン酸化窒化膜を形成する第2の工程とを有することを特徴とする半導体装置の製造方法によって達成される。

【0011】また、上記の半導体装置の製造方法において、前記第2の工程が、前記シリコン酸化膜上に窒素を含む所定のガスを供給し、前記所定の波長の光を照射すると共にプラズマを発生させ、光励起及びプラズマ励起により窒化種ラジカルを生成し、前記シリコン酸化膜を窒化して、シリコン酸化窒化膜を形成する工程であることを特徴とする半導体装置の製造方法によって達成される。

【0012】更に、上記の半導体装置の製造方法において、前記第2の工程の後、前記基板上に形成された前記シリコン酸化窒化膜を、酸素雰囲気中で熱処理する第3の工程を有することを特徴とする半導体装置の製造方法によって達成される。

【0013】

【作用】本発明は、ゲート絶縁膜又はトンネル絶縁膜として形成したシリコン酸化膜上に窒素を含む所定のガスを供給し、光励起プロセスを用いることにより、又は光励起プロセスとプラズマ励起プロセスとを併用することにより、窒化種ラジカルを生成することができるため、低温においてシリコン酸化膜を窒化し、シリコン酸化窒化膜を形成することができる。

【0014】また、シリコン酸化膜を窒化した後、酸素雰囲気中で所定の温度で熱処理することにより、シリコン基板とシリコン酸化窒化膜との界面におけるトラップ密度を減少させることができる。

【0015】

【実施例】本発明の一実施例による半導体装置の製造方法を、図1を用いて説明する。まず、シリコン基板上にゲート絶縁膜として例えば厚さ4nm程度のシリコン酸化膜SiO₂を形成したウェーハ10を、真空引きしたチャンバ12内に装填する。そしてチャンバ12底部に設置したRTA(Rapid Thermal Annealing)補助熱源14により、石英ガラス16を介してウェーハ10を底面から補助加熱し、700~900℃程度にする。

【0016】次いで、窒化材ガスとして例えばNH₃(アンモニア)ガスをチャンバ12内に導入する。そしてチャンバ12上部に設置したVUV(真空紫外光)プラズマ発光ディスクランプ18において例えばAr

(アルゴン)のプラズマを発生させ、そのプラズマによる波長200nm以下のVUVを、MaF窓20を介してウェーハ10表面に照射する。

【0017】こうしてNH₃雰囲気中のウェーハ10表面にVUVを照射すると、光励起によってNH₃を分解して反応性に富む高エネルギーの窒化種のラジカルが生成する。そしてこの窒化種ラジカルにより、シリコン基板上に形成したシリコン酸化膜SiO₂が直接に窒化され、シリコン酸化窒化膜SiONが形成される。次いで、このシリコン酸化窒化膜SiONが形成されたウェーハ10を、O₂(酸素)雰囲気中で所定の温度で熱処理する。尚、この熱処理は、シリコン基板とシリコン酸化窒化膜SiONとの界面におけるトラップ密度を減少させるためのものである。

【0018】このように本実施例によれば、シリコン基板上にシリコン酸化膜SiO₂を形成したウェーハ10をNH₃雰囲気中に置き、その表面にVUVを照射することにより、窒化種のラジカルを生成してシリコン酸化膜SiO₂を直接に窒化することができる。即ち、従来の1000℃以上の高温熱処理法に代えて、エネルギーアシストに光励起プロセスを用いることにより、700~900℃程度の低温においてシリコン酸化膜SiO₂を窒化して、シリコン酸化窒化膜SiONを形成することができる。

【0019】このことにより、ゲート絶縁膜の薄膜化の要請に応え、ゲート電極中の不純物のチャネル領域への拡散を防止すると共に、MOSデバイスの微細化に伴う浅い不純物プロファイルを実現でき、またシリサイドの使用も可能となる。また、この光励起プロセスにより低温において形成されたシリコン酸化窒化膜SiONとシリコン基板との界面におけるトラップ密度は、従来の高温熱処理法によって窒化した場合と同等か、それ以下に減少する。そして窒化後のO₂雰囲気中での熱処理により、そのトラップ密度を更に減少させることができる。このため、MOSデバイスの信頼性を向上させることが可能となる。

【0020】尚、上記実施例においては、VUVプラズマ発光ディスクランプ18を用いてArプラズマを発生させ、そのプラズマによるVUVをMaF窓20を介してウェーハ10表面に照射しているが、所定の波長のVUVを発生させるものであればArプラズマに限定されることはない。また、MaF窓20の代わりに、同様にVUVを透過させるCaF窓を用いてもよい。また、VUVプラズマ発光ディスクランプ18の代わりに紫外光ランプを用いてもよい。更に、VUVの代わりにUV(紫外光)を用いても光励起によるNH₃の分解が可能である。

【0021】また、上記実施例においては、窒化材ガスとしてNH₃を用いているが、これに限定されず、N₂O(亜酸化窒素)やN₂(窒素)を用いてもよい。更

に、上記実施例においては、ゲート絶縁膜として形成されたシリコン酸化膜 SiO_2 の場合について述べているが、EPROM等のトンネル絶縁膜として形成されたシリコン酸化膜 SiO_2 の場合にも本発明が適用されることは言うまでもない。

【0022】次に、本発明の他の実施例による半導体装置の製造方法を、図2を用いて説明する。尚、上記図1に示すものと同一の構成要素には同一の符号を付して説明を省略する。上記実施例においてチャンバ12とVUVプラズマ発光ディスクランプ18との間をMaF窓20が仕切っているが、このMaF窓20を取り払っている点に本実施例の特徴がある。このことにより、VUVプラズマ発光ディスクランプ18においてArプラズマを発生させると、そのプラズマによるVUVのみならず、Arプラズマ自体によっても NH_3 を分解することが可能となる。

【0023】即ち、光励起と共に、プラズマ励起によっても反応性に富む高エネルギーの窒化種ラジカルを生成し、シリコン基板上に形成したシリコン酸化膜 SiO_2 を直接に窒化して、シリコン酸化窒化膜 SiON を形成する。しかも、Arプラズマはシリコン酸化膜 SiO_2 に悪影響を及ぼすことはない。このように本実施例によれば、光励起プロセスとプラズマ励起プロセスとを併用することにより、上記実施例の場合と同様の効果を、より効率的に奏することができる。

【0024】尚、上記実施例においては、VUVプラズマ発光ディスクランプ18を用いてArプラズマを発生させているが、窒化すべきシリコン酸化膜 SiO_2 に悪影響を及ぼすことがないものであればArプラズマに限定されることはなく、例えばHe（ヘリウム）プラズマ

を用いてもよい。

【0025】

【発明の効果】以上のように本発明によれば、ゲート絶縁膜又はトンネル絶縁膜として形成したシリコン酸化膜上に、窒素を含む所定のガスを供給し、光励起プロセスを用いることにより、又は光励起プロセスとプラズマ励起プロセスとを併用することにより、窒化種ラジカルを生成することができるため、低温においてシリコン酸化膜を窒化し、シリコン酸化窒化膜を形成することができる。

【0026】これにより、ゲート絶縁膜又はトンネル絶縁膜の薄膜化の要請に応え、電極中の不純物のチャネル領域への拡散を防止すると共に、MOSデバイスの微細化に伴う浅い不純物プロファイルを実現し、シリサイドの使用を可能とする。また、シリコン基板とシリコン酸化窒化膜との界面におけるトラップ密度を減少させ、MOSデバイスの信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の一実施例による半導体装置の製造方法を説明するための図である。

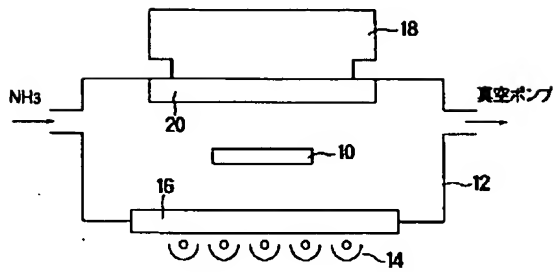
【図2】本発明の他の実施例による半導体装置の製造方法を説明するための図である。

【符号の説明】

- 10…ウェーハ
- 12…チャンバ
- 14…RTA補助熱源
- 16…石英ガラス
- 18…VUVプラズマ発光ディスクランプ
- 20…MaF窓

【図1】

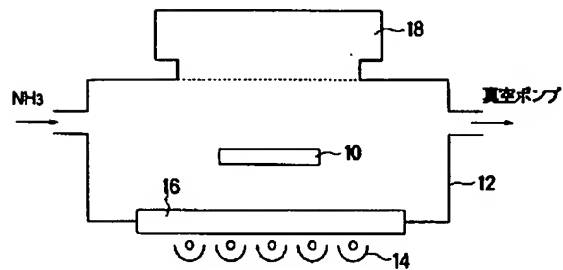
本発明の一実施例による半導体装置の
製造方法を説明するための図



- 10… ウェーハ
- 12… チャンバ
- 14… RTA補助熱源
- 16… 石英ガラス
- 18… VUVプラズマ発光ディスクランプ
- 20… MoF層

【図2】

本発明の他の実施例による半導体装置の
製造方法を説明するための図



- 10… ウェーハ
- 12… チャンバ
- 14… RTA補助熱源
- 16… 石英ガラス
- 18… VUVプラズマ発光ディスクランプ

フロントページの続き

(51) Int. Cl.⁵

H01L 21/31

27/115

29/788

29/792

識別記号

庁内整理番号

C

F I

技術表示箇所

THIS PAGE BLANK (USPTO)